



(19)

(11) Publication number:

**11168305 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **09334442**(51) Intl. Cl.: **H01P 1/383 H01P 1/36**(22) Application date: **04.12.97**

(30) Priority:

(43) Date of application  
publication: **22.06.99**(84) Designated contracting  
states:(71) Applicant: **MURATA MFG CO LTD**(72) Inventor: **TOKUJI HIROSHI  
ISHIURA YUTAKA**

(74) Representative:

**(54) IRREVERSIBLE  
CIRCUIT ELEMENT**

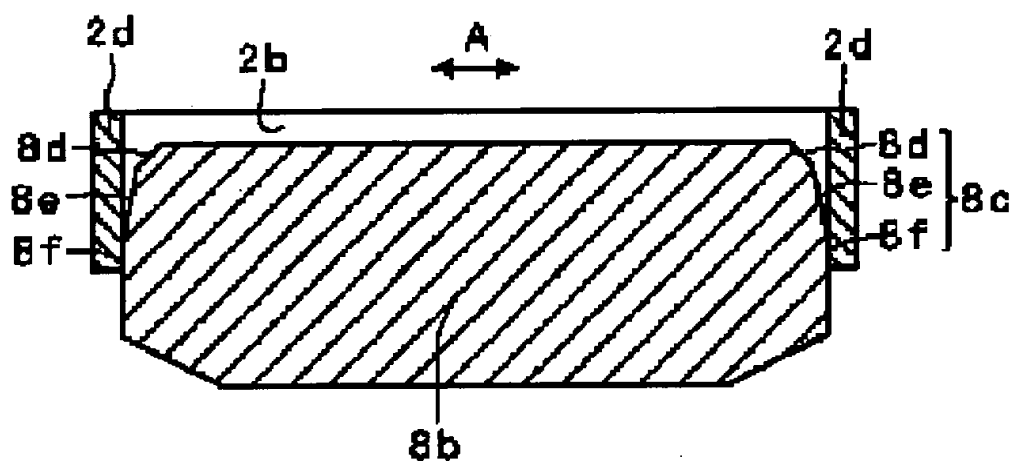
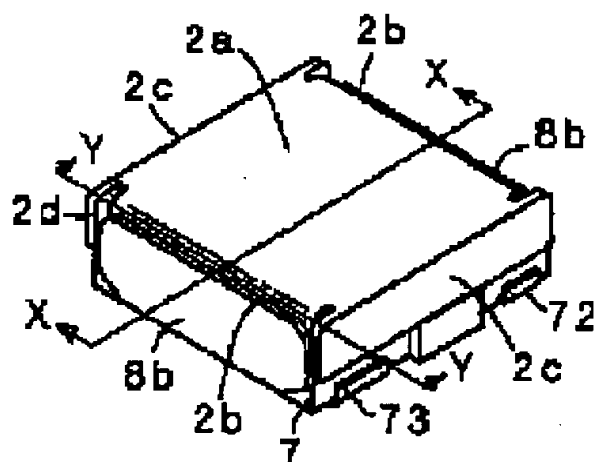
(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide an irreversible circuit element capable of easily fitting upper and lower yokes, preventing the deviation of the upper and lower yokes and obtaining excellent electric characteristics.

**SOLUTION:** The upper yoke 2 is bent into a box shape and provided with an almost quadrilateral upper wall 2a and the two pairs (four) of side walls 2b and 2c. The lower yoke 8 is bent into an U shape and provided with a bottom wall 8a and a pair of the side walls 8b facing each other and chamfering 8d and tapering 8e successive to the chamfering 8d are executed to both end faces 8c of the part to be overlapped with the side walls 2b and 2c of the upper yoke 2 of the side walls 8b. At the lower part of the tapering 8e, a vertical part 8f parallel to the upper yoke side wall 2c is formed at the

part to be overlapped with the upper yoke side wall 2c.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-168305

(43) 公開日 平成11年(1999) 6月22日

(51) Int.Cl. <sup>7</sup>	識別記号	F I	
H 0 1 P 1/383		H 0 1 P 1/383	A
1/36		1/36	A
// H 0 5 K 5/00		H 0 5 K 5/00	C

審査請求 未請求 請求項の数 2 O L (全 5 頁)

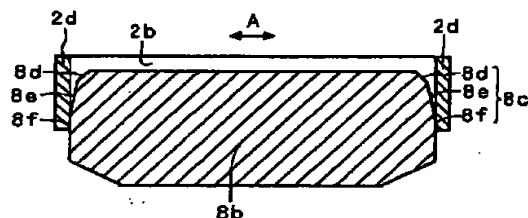
(21) 出願番号	特願平9-334442	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市天神二丁目26番10号
(22) 出願日	平成9年(1997)12月4日	(72) 発明者	徳寺 博 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	石浦 豊 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(54) 【発明の名称】 非可逆回路素子

(57) 【要約】

【課題】 上、下ヨークの嵌合を容易に行うことができ、かつ上、下ヨークのズレを防止して良好な電気的特性を得ることができる非可逆回路素子を提供する。

【解決手段】 上ヨーク2は箱状に曲げ加工されており略四角形状の上壁2a及び2対(4つ)の側壁2b、2cを有し、下ヨーク8はコ字状に曲げ加工されており底壁8a及び対向する一対の側壁8bを有し、側壁8bの上ヨーク2の側壁2b、2cと重なり合う部分の両端面8cに面取り8dと面取り8dに連続してテーパ8eが施されている。テーパ8eの下部には上ヨーク側壁2cと重なり合う部分に上ヨーク側壁2cに平行な垂直部8fが形成されている。



## 【特許請求の範囲】

【請求項1】 少なくとも対向する一対の側壁を有する上ヨークと少なくとも対向する一対の側壁を有する下ヨークとを上ヨーク側壁と下ヨーク側壁とがそれぞれの端部において互いに直交するように嵌合させて磁気回路を形成し、該磁気回路内に磁性組立体と永久磁石とを収納してなる非可逆回路素子において、

下ヨーク側壁または上ヨーク側壁の端面に面取りまたはテーバーを施したことを特徴とする非可逆回路素子。

【請求項2】 請求項1に記載の非可逆回路素子において、下ヨーク側壁または上ヨーク側壁に0.1mm以上の面取りとこの面取りに連続して長さ1.0mm以上、0.05mm以上のテーバーを施したことを特徴とする非可逆回路素子。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、マイクロ波帯等の高周波帯域で使用される非可逆回路素子、例えばアイソレータ、サーキュレータに関する。

【0002】

【従来の技術】 この種のアイソレータとして、従来、例えば図5、図6に示すような構造のものがある。図5はアイソレータの分解斜視図、図6は上ヨークと下ヨークとの嵌合部を示す断面図である。

【0003】 このアイソレータは、図5及び図6に示すように、箱状の上ヨーク12の内面に永久磁石3を貼着して配置するとともに、コ字状の下ヨーク18を装着して磁気回路を形成し、下ヨーク18の底壁18a上には樹脂ケース7が配設され、該樹脂ケース7内にはフェライト54に3本の中心導体51～53を配置した磁性組立体5、整合用コンデンサC1～C3、終端抵抗Rが配設されて構成されている。

【0004】 上ヨーク12及び下ヨーク18は、磁性体金属からなる所定厚みの金属板を打抜き、曲げ、絞り加工等を施してそれぞれ一体に形成され、アイソレータの外郭を形成する磁気回路を構成するとともに、上下ヨーク12、18で構成される磁気回路内に配置される上記各部品を保護する役目も果たしている。

【0005】 上ヨーク12は箱状に曲げ加工されており上壁12a及び2対（4つ）側壁12b、12cを有し、下ヨーク18はコ字状に曲げ加工されており底壁18a及び一対（2つ）の側壁18bを有している。上ヨーク12の対向する一対の側壁12cの両端部はそれぞれ側壁12b外面より、略下ヨーク側壁18bの厚み分突出するガイド部12d、12dとなっている。このガイド部12dは下ヨーク18の水平方向（図6において矢印Aの方向）のズレを防止する役目を果たしている。

【0006】 上ヨーク12と下ヨーク18は、上ヨーク側壁12b面と下ヨーク側壁18b面とが接触するように、下ヨーク側壁18bの両端面18cを上ヨーク側壁

12cのガイド部12dに沿うように重ね合わせて嵌合し、これらの嵌合部分をはんだ付け等により接続・固定して装着されている。

【0007】 樹脂ケース7は、耐熱性、絶縁性を有する樹脂材料からなり、底壁に矩形枠状の側壁を一体形成した構造のもので、所定の箇所に入出力端子71、72及びアース端子73、73が設けられ、上記各部品及び上、下ヨーク12、18を安定に配置・位置決めできるような構造となっている。

【0008】

【発明が解決しようとする課題】 非可逆回路素子において、磁気回路を構成するヨークの位置ずれは電気的特性に悪影響を及ぼす。すなわち、上、下ヨークがズレた状態で接続された場合、このズレにより磁性組立体に印加される磁界分布の対称性が損なわれ、アイソレーション、挿入損失等の電気的特性が悪化する。この種の非可逆回路素子が採用される移動通信機器の小型化は急速に進展しており、非可逆回路素子のさらなる小型化が強く要求されている。最近の小型化された非可逆回路素子

（例えば、縦横7.0mm、高さ2.5mm）においては、電気的、磁気的な観点からは上、下ヨークのズレを0.1mm以下にする必要がある。

【0009】 しかしながら、上記従来のアイソレータにおいては、上ヨーク側壁12cのガイド部12dと下ヨーク側壁18bの両端面18cとの重なり部分は平行な面となっており、下ヨーク18の水平方向のズレを抑えるために上ヨーク12のガイド部12dと下ヨーク側壁18bの端面18cとのクリアランス（隙間）Sを小さくすると嵌合作業（組立）が困難になるという問題があった。上記アイソレータの組立を自動機で行う場合、現状の自動機としては0.1mm以上のクリアランスSが必要であり、上、下ヨークのクリアランスSを0.1mm以下にすることができなかった。

【0010】 そこで、本発明の目的は、上、下ヨークの嵌合を容易に行うことができ、かつ上、下ヨークのズレを防止して良好な電気的特性を得ることができる非可逆回路素子を提供することにある。

【0011】

【課題を解決するための手段】 上記目的を達成するために、請求項1に係る発明は、少なくとも対向する一対の側壁を有する上ヨークと少なくとも対向する一対の側壁を有する下ヨークとを上ヨーク側壁と下ヨーク側壁とがそれぞれの端部において互いに直交するように嵌合させて磁気回路を形成し、該磁気回路内に磁性組立体と永久磁石とを収納してなる非可逆回路素子において、下ヨーク側壁または上ヨーク側壁の端面に面取りまたはテーバーを施したことを特徴とするものである。

【0012】 請求項2に係る発明は、請求項1に記載の非可逆回路素子において、下ヨーク側壁または上ヨーク側壁に0.1mm以上の面取りとこの面取りに連続して

長さ1.0mm以上、0.05mm以上のテーバーを施したことを特徴とするものである。

【0013】上記の構成によれば、下ヨーク側壁または上ヨーク側壁の端面に面取りまたはテーバーが施されているので、上ヨーク側壁と下ヨーク側壁とのクリアランスを小さくしても上ヨークと下ヨークとの嵌合作業を極めて容易に行うことができる。すなわち、組立工数を低減するとともに、上、下ヨークのズレを防止することができる。

【0014】また、面取りとテーバーを併用して施せば、より効果的に上、下ヨークのズレを防止することができる。このとき、面取り寸法は0.1mm以上、面取りに連続して施されるテーバーは長さ1.0mm以上、幅0.05mm以上が好ましい。

【0015】

【発明の実施の形態】以下、本発明をその実施例を示す図面に基づいて説明する。

【0016】本発明の一実施例の係るアイソレータの構造を図1～図4に示す。図1はアイソレータの分解斜視図、図2は外観斜視図、図3は図2のY-Y線断面図、図4は図2のX-X線断面図である。なお、図3においては上下ヨークのみを示す。

【0017】本実施例のアイソレータは、図1～図4に示すように、箱状の上ヨーク2の内面に永久磁石3を貼着して配置するとともに、コ字状の下ヨーク8を装着して磁気回路を形成し、下ヨーク8の底壁8a上には樹脂ケース7が配設され、該樹脂ケース7内には磁性組立体5、整合用コンデンサC1～C3、終端抵抗Rが配設され、磁性組立体5に永久磁石3により直流磁界が印加されるように構成されている。

【0018】上ヨーク2及び下ヨーク8は、磁性体金属からなる所定厚みの金属板を打抜きし、曲げ、絞り加工等を施してそれぞれ一体に形成され、アイソレータの外郭を形成する磁気回路を構成するとともに、上下ヨーク2、8で構成される磁気回路内に配置される上記各部品を保護する役目も果たしている。

【0019】上ヨーク2は箱状に曲げ加工されており略四角形状の上壁2a及び2対(4つ)の側壁2b、2b、2c、2cを有し、下ヨーク8はコ字状に曲げ加工されており底壁8a及び対向する一対の側壁8b、8bを有している。上ヨーク2の一方の一対の側壁2cの両端部はそれぞれ他方の側壁2b外面より、略下ヨーク8の側壁8bの厚み分突出するガイド部2d、2dとなっている。このガイド部2dは下ヨーク8の水平方向(図3において矢印Aの方向)のズレを防止する役目を果たしている。

【0020】本実施例の下ヨーク8においては、側壁8bの上ヨーク2の側壁2b、2cと重なり合う部分の両端面8cに面取り8dと面取り8dに連続してテーバー8eが施されている。テーバー8eの下部には上ヨーク

側壁2cと重なり合う部分に上ヨーク側壁2cに平行な垂直部8fが形成されている。これら面取り8dまたはテーバー8eの寸法は、面取り8d部の上部端面と上ヨーク側壁2c(ガイド部2d)との距離を嵌合作業が容易となるように、ヨーク製造の寸法公差をも考慮して設定される。また、下ヨーク8の垂直部8f間の寸法は、上ヨーク2と下ヨーク2とのズレによる電気的特性の変化の許容範囲内となるように設定される。

【0021】本実施例のアイソレータは縦横7.0mm、高さ2.5mmの寸法で形成されており、本実施例では厚み0.2mmの磁性体金属板を用い、0.2mmの面取り、垂直方向の長さ1.0mm、水平方向の長さ(幅)0.05mmのテーバーを施し、両端面8cの上ヨーク側壁2cに平行な垂直部8f間の寸法は、上ヨーク側壁8c(ガイド部2d)間の寸法と同一寸法に設定されている。この寸法設定は、現状の組立自動機において嵌合不具合が起こらない設定である。

【0022】上ヨーク2と下ヨーク8は、上ヨーク側壁2b面と下ヨーク側壁8b面とが接触するように、下ヨーク側壁8bの両端面8cを上ヨーク側壁2cのガイド部2dに沿うように重ね合わせて嵌合し、これらの嵌合部分をはんだ付け等により接続・固定して装着される。

【0023】磁性組立体5は、円板状のフェライト54の下面に薄板状の金属板からなる3本の中心導体51～53のアース部を当接し、フェライト54の上面に3本の中心導体51～53を絶縁シートを介在させて互いに120度の角度をなすように折り曲げて配置した構造のものである。なお、磁性組立体としてはこの構造に限定されるものではなく積層セラミックス内に中心導体を形成したもの、積層磁性体内に中心導体を形成したものであってもよい。

【0024】樹脂ケース7は、耐熱性、絶縁性を有する樹脂材料からなり、矩形枠状の側壁に底壁を一体形成した構造のもので、所定の箇所に入出力端子71、72及びアース端子73、73がモールドされて設けられ、底壁に磁性組立体7を配置する挿通孔、コンデンサや抵抗を収納配置する凹部が形成されている。この樹脂ケース7は上記各部品及び上、下ヨーク2、8を安定に配置・位置決めできるような構造となっている。

【0025】上記のように、本実施例のアイソレータにおいては、上ヨーク側壁2cに直交する下ヨーク側壁8bの上ヨーク側壁2cのガイド部8dと嵌合する部分の両端面8cには面取り8d及び面取り8dに連続してテーバー8eが施されているので、上ヨーク2と下ヨーク8との嵌合作業を極めて容易に行うことができる。また、上ヨーク2と下ヨーク8とが装着された状態では、下ヨーク側壁8bの両端面8cの垂直部8fと上ヨークガイド部2dとは密着して装着されるので、上ヨーク2と下ヨーク8との水平方向のズレが生じることはない。

【0026】また、本実施例の構成を採用すれば、樹脂

ケース7の側壁を薄くしてもまたは側壁を無くしても上ヨークと下ヨークとズレを防止することができるので、樹脂ケース7の上、下ヨークの位置決め用の寸法精度を低くすることも可能となり樹脂ケースのコストを低減することができ、さらにより小型化することが可能となる。

【0027】また、本実施例では、上ヨーク側壁2bと下ヨーク側壁8bとの嵌合を容易とするために、図4に示すように上ヨーク側壁2bの下部外側稜線部及び下ヨーク側壁8bの上部内側稜線部には面取り加工が施されている。なお、図示しないが、上ヨーク側壁2cのガイド部2dの下部内側稜線部に面取りを施せば、より上ヨーク2と下ヨーク8の嵌合作業が容易になる。

【0028】上記実施例では、下ヨークに面取りとテーパーの両方を併用して施したもので説明したが、これに限るものではなく、面取りまたはテーパーのいずれか一方を施したものであってもよい。また、本発明においては、面取りは曲面(R)をも含むものである。また、上記実施例とは逆に下ヨーク側壁間に上ヨーク側壁を嵌合するようにしてもよく、この場合は上ヨーク側壁の端面に面取りまたはテーパーが施される。

【0029】また、上記実施例では、アイソレータを例にとって説明したが、終端抵抗Rを接続することなく、3つの入出力部を有する構成としたサーキュレータも本発明を適用することができる。

【0030】

【発明の効果】以上説明したように、本発明に係る非可逆回路素子によれば、下ヨーク側壁または上ヨーク側壁の端面に面取りまたはテーパーが施されているので、上\*

\*ヨーク側壁と下ヨーク側壁とのクリアランスを小さくしても上ヨークと下ヨークとの嵌合作業を極めて容易に行うことができる。したがって、本発明によれば、組立工数を低減するとともに、上、下ヨークのズレを防止することができるので、安価で電気的特性の良好な非可逆回路素子を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るアイソレータの分解斜視図である。

10 【図2】本発明の一実施例に係るアイソレータの外観斜視図である。

【図3】図2のY-Y線断面図である。

【図4】図2のX-X線断面図である。

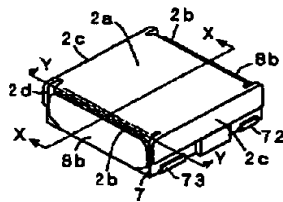
【図5】従来のアイソレータの分解斜視図である。

【図6】従来のアイソレータの断面図である。

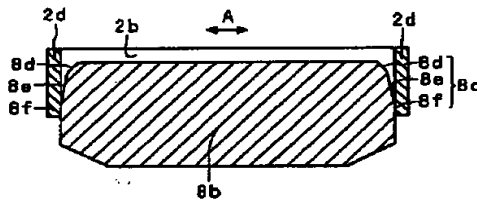
【符号の説明】

2	上ヨーク
2b、2c	上ヨーク側壁
3	永久磁石
5	磁性組立体
7	樹脂ケース
8	下ヨーク
8b	下ヨーク側壁
8d	面取り
8e	テーパー
8f	垂直部
C1～C3	整合容量(コンデンサ)
R	終端抵抗

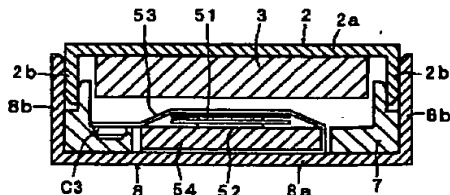
【図2】



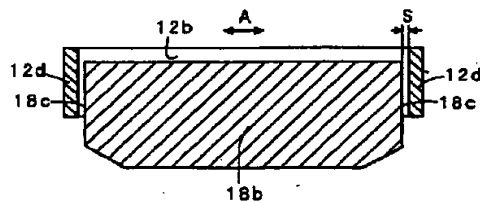
【図3】



【図4】



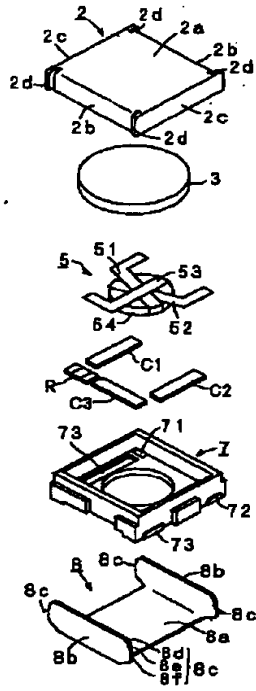
【図6】



(5)

特開平11-168305

【図1】



【図5】

